

FPGA を利用した画像処理ボードの開発

橋本 健太郎

木村 誠聡

目黒 壮典

神奈川工科大学

株式会社 マイクロ・テクニカ

1. はじめに

品質チェックや物体検知などの使用目的のためにカメラから捉えた画像を拡大やノイズ除去などの画像処理を施し、人に分かりやすく画面に表示させる機会が増えている¹⁾。また、カメラからの画像だけでなくコンピュータのメモリ上の画像に画像処理を施し、カメラ上の画像と重ね合わせて表示させたいという要求もある。しかしながら、従来のハードウェアではコンピュータのメモリ上の画像やカメラからの画像を同時に実時間で処理を行うことが困難であり、これまでにカメラとコンピュータのメモリ上の画像を実時間にて同時に処理するシステムは開発されていない。そこで、本稿では一枚のハードウェアのボードにて様々な画像処理が可能なハードウェアの開発を目的とする。このハードウェアでは、カメラからの入力に産業界で利用されているカメラリンクとし、様々な画像処理が後々に表示等可能とするために FPGA を用いる。本稿ではこの画像処理ボードの開発について述べる。

2. 開発したハードウェア

開発したボードの仕様は、カメラリンク2台の処理画像とコンピュータのメモリ上の画像とを FPGA 内部にて合成し、かつ画像処理が可能なものである。図1は開発したMTPEX-MV-Gボードである。このボードに実装されているFPGAに対して同期信号や画像処理などの回路の開発をする必要がある。

3. FPGA 内部の構成

FPGA の内部を作成するにあたり、カメラのデータや PC 上の画像を合成し出力させるなどのいくつかの条件がある。さらに、PCI-Express 用 LSI と FPGA との接続回路も必要である。つまり条件を満たすハードウェアを構成し、カメラのデータや PC 上のデータを画像処理させ、出力できる回路が必要となる。そこで今回、ハードウェアの動作を確認しながら段階的に確認を行っていく。最初の段階はカメラの画像をそのまま画面に出力させる、および様々な画像サイズに対応するもので、ハードウェアの動作確認を行うものである。ここでは、同期信号でうまく出力することがポイントになる。

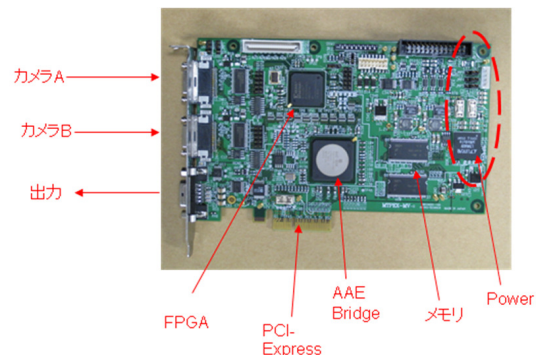


図1. 開発ボード: MTPEX-MV-G

4. 結果

ボードに実装されている FPGA は Xilinx 社の Spartan 3E XC3S1200E-GG400C である。表1に最初の段階における論理合成結果を示す。%表記は Spartan-3E 全体に対する割合である。表1から全体の1%程度しか使っておらず、今後の開発に支障はないと考える。さらに、出力画面サイズとして VGA から UXGA までの5種類のサイズ変更が可能であることを確認した。

表1. 最初の段階での論理合成結果

slice 数	72	1%
FF 数	134	1%
LUT	52	1%

5. まとめ

本稿では開発したボード上の FPGA に対して同期信号は同期信号が生成されていることをシミュレーションを用いることで確認でき、実際に最初の段階でのハードウェアの動作の確認ができた。

6. 参考文献

- [1] 丸池三郎 画像ラボ マシンビジョンの基礎知識 Vol.15 No.1 PP.63～65 日本工業出版 2004 年